

77

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-082863
 (43)Date of publication of application : 21.03.2000

(51)Int CL H01S 5/30

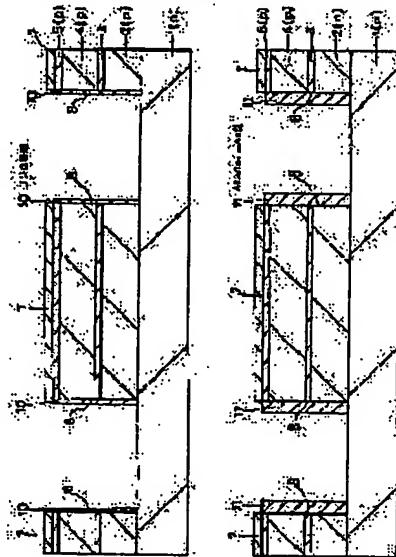
(21)Application number : 10-251577 (71)Applicant : SONY CORP
 (22)Date of filing : 04.09.1998 (72)Inventor : HAMAGUCHI YUICHI

(54) MANUFACTURE OF SEMICONDUCTOR LIGHT EMITTING ELEMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method by which a semiconductor light emitting element that can reduce the surface levels of the end faces of a resonator and can improve the optical loss level, reliability, and characteristics of the resonator can be manufactured.

SOLUTION: In a method for manufacturing an AlGaAs semiconductor laser having a window structure, oxide films are removed from the end faces 8 of a resonator by heat-treating the end faces 8 in a phosphorus-containing atmosphere and, at the same time, the end faces 8 are nonactivated by forming phosphorus adsorbing layers 10 after the end faces 8 are formed in a semiconductor layer constituting a laser structure. After the phosphorus adsorbing layers 10 are removed from the end faces 8 in a MOCVD(metal organic chemical vapor deposition) system, Al_xGa_{1-x}As films 11 which become window layers are continuously formed on the end faces 8. It is possible to treat the end faces 8 with plasma in the phosphorus-containing atmosphere instead of heat-treating the end faces 8 in the same atmosphere. At the time of forming window layers composed of AlGaInP films on the end faces 8, it is possible to grow substantial AlGaInP films by introducing all raw materials used for the growth of AlGaInP to the MOCVD system after a phosphorus-containing raw material of the raw materials is introduced to the system for a prescribed period of time.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-82863

(P2000-82863A)

(43)公開日 平成12年3月21日 (2000.3.21)

(51)Int.Cl'

識別記号

H01S 5/30

F I

マーク (参考)

H01S 3/18

5F073

審査請求 未請求 請求項の数25 OL (全12頁)

(21)出願番号 特願平10-251577

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(22)出願日 平成10年9月4日 (1998.9.4)

(72)発明者 浜口 雄一

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(74)代理人 100082762

弁理士 杉浦 正知

Fターム (参考) 5F073 AA84 AA86 CA05 CB20 DA05

DA16 DA25 DA31 DA33 DA35

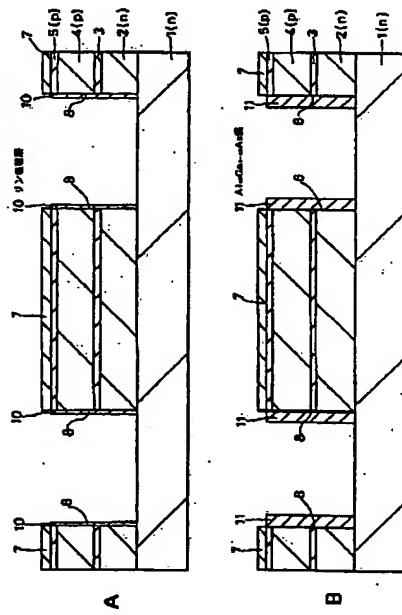
EA28

(54)【発明の名称】 半導体発光素子の製造方法

(57)【要約】

【課題】 共振器端面の表面準位を低減することができる半導体発光素子の製造方法を提供する。

【解決手段】 窓構造を有するAlGaAs系半導体レーザの製造方法において、レーザ構造を形成する半導体層に共振器端面8を形成した後、共振器端面8をリンを含む雰囲気中で熱処理して、共振器端面8から酸化膜9を除去すると共に、共振器端面8をリン吸着層10によって非活性化する。MOCVD装置内で共振器端面8からリン吸着層10を除去した後、連続して共振器端面8に窓層となるAl_{1-x}G_xAs膜11を形成する。共振器端面8をリンを含む雰囲気中で熱処理する代わりに、共振器端面8をリンを含む雰囲気中でプラズマ処理してもよい。共振器端面8にAl_{1-x}G_xInP膜からなる窓層を形成する場合、MOCVD装置内に、AlGaInPの成長に用いられる原料のうちリンを含む原料を所定時間導入した後、AlGaInPの成長に用いられる全ての原料を導入して実質的なAlGaInP膜の成長を行うようにしてもよい。



【特許請求の範囲】

【請求項1】 基板上に発光素子構造を形成する半導体層を成長させる工程と、
上記発光素子構造を形成する半導体層に共振器端面を形成する工程と、
上記共振器端面をリンを含む雰囲気中で熱処理する工程と、
上記共振器端面にパッシベーション膜または上記共振器端面から出射される光を吸収しない半導体からなる窓層を形成する工程とを有することを特徴とする半導体発光素子の製造方法。
【請求項2】 上記発光素子構造を形成する半導体層はIII-V族化合物半導体または窒化物系III-V族化合物半導体からなることを特徴とする請求項1記載の半導体発光素子の製造方法。
【請求項3】 上記窓層はIII-V族化合物半導体または窒化物系III-V族化合物半導体からなることを特徴とする請求項1記載の半導体発光素子の製造方法。
【請求項4】 上記共振器端面をリンを含む雰囲気中で熱処理する工程を、上記発光素子構造を形成する半導体層の成長温度より低い温度で行うようにしたことを特徴とする請求項1記載の半導体発光素子の製造方法。
【請求項5】 上記共振器端面をリンを含む雰囲気中で熱処理する工程と、上記共振器端面に上記パッシベーション膜または上記窓層を形成する工程とを同一の処理室で行うようにしたことを特徴とする請求項1記載の半導体発光素子の製造方法。
【請求項6】 上記共振器端面をリンを含む雰囲気中で熱処理した後、上記共振器端面に上記パッシベーション膜または上記窓層を形成する前に、さらに、上記共振器端面に付着したリンを除去する工程を有することを特徴とする請求項1記載の半導体発光素子の製造方法。
【請求項7】 上記共振器端面に付着したリンを除去する工程を、上記発光素子構造を形成する半導体層の成長温度より低い温度で行うようにしたことを特徴とする請求項6記載の半導体発光素子の製造方法。
【請求項8】 上記共振器端面に付着したリンを除去する工程と、上記共振器端面に上記パッシベーション膜または上記窓層を形成する工程とを同一の処理室で行うようにしたことを特徴とする請求項6記載の半導体発光素子の製造方法。
【請求項9】 上記共振器端面をリンを含む雰囲気中で熱処理する工程と、上記共振器端面に付着したリンを除去する工程と、上記共振器端面に上記パッシベーション膜または上記窓層を形成する工程とを同一の処理室で行うようにしたことを特徴とする請求項6記載の半導体発光素子の製造方法。
【請求項10】 上記リンを含む雰囲気は、フォスフィンガス、ターシャリーブチルfosfinガスまたはこれらを含む混合ガスにより構成されていることを特徴と

する請求項1記載の半導体発光素子の製造方法。

【請求項11】 基板上に発光素子構造を形成する半導体層を成長させる工程と、
上記発光素子構造を形成する半導体層に共振器端面を形成する工程と、
上記共振器端面をリンを含む雰囲気中でプラズマ処理する工程と、
上記共振器端面にパッシベーション膜または上記共振器端面から出射される光を吸収しない半導体からなる窓層を形成する工程とを有することを特徴とする半導体発光素子の製造方法。
【請求項12】 上記発光素子構造を形成する半導体層はIII-V族化合物半導体または窒化物系III-V族化合物半導体からなることを特徴とする請求項11記載の半導体発光素子の製造方法。
【請求項13】 上記窓層はIII-V族化合物半導体または窒化物系III-V族化合物半導体からなることを特徴とする請求項11記載の半導体発光素子の製造方法。
【請求項14】 上記共振器端面をリンを含む雰囲気中でプラズマ処理する工程を、上記発光素子構造を形成する半導体層の成長温度より低い温度で行うようにしたことを特徴とする請求項11記載の半導体発光素子の製造方法。
【請求項15】 上記共振器端面をリンを含む雰囲気中でプラズマ処理する工程と、上記共振器端面に上記パッシベーション膜または上記窓層を形成する工程とを同一の処理室で行うようにしたことを特徴とする請求項11記載の半導体発光素子の製造方法。
【請求項16】 上記共振器端面をリンを含む雰囲気中でプラズマ処理した後、上記共振器端面に上記パッシベーション膜または上記窓層を形成する前に、さらに、上記共振器端面に付着したリンを除去する工程を有することを特徴とする請求項11記載の半導体発光素子の製造方法。
【請求項17】 上記共振器端面に付着したリンを除去する工程を、上記発光素子構造を形成する半導体層の成長温度より低い温度で行うようにしたことを特徴とする請求項16記載の半導体発光素子の製造方法。
【請求項18】 上記共振器端面に付着したリンを除去する工程と、上記共振器端面に上記パッシベーション膜または上記窓層を形成する工程とを同一の処理室で行うようにしたことを特徴とする請求項16記載の半導体発光素子の製造方法。
【請求項19】 上記共振器端面をリンを含む雰囲気中でプラズマ処理する工程と、上記共振器端面に付着したリンを除去する工程と、上記共振器端面に上記パッシベーション膜または上記窓層を形成する工程とを同一の処理室で行うようにしたことを特徴とする請求項16記載の半導体発光素子の製造方法。

【請求項20】 上記リンを含む雰囲気は、オスフィンガス、ターシャリーピチルオスフィンガスまたはこれらを含む混合ガスにより構成されていることを特徴とする請求項11記載の半導体発光素子の製造方法。

【請求項21】 基板上に発光素子構造を形成する半導体層を成長させる工程と、

上記発光素子構造を形成する半導体層に共振器端面を形成する工程と、

上記共振器端面に、構成元素にリンを含む材料からなるバッシャーション膜または構成元素にリンを含みかつ上記共振器端面から出射される光を吸収しない半導体からなる窓層を形成し、この際、上記バッシャーション膜または上記窓層の形成に用いられる原料のうちリンを含む原料を上記バッシャーション膜または上記窓層形成用の処理室内に所定時間導入した後、上記バッシャーション膜または上記窓層の形成に用いられる全ての原料を上記処理室内に導入して上記バッシャーション膜または上記窓層の実質的な形成を行う工程とを有することを特徴とする半導体発光素子の製造方法。

【請求項22】 上記半導体層はI II - V族化合物半導体または窒化物系I II - V族化合物半導体からなることを特徴とする請求項21記載の半導体発光素子の製造方法。

【請求項23】 上記窓層は構成元素にリンを含むI II - V族化合物半導体または窒化物系I II - V族化合物半導体からなることを特徴とする請求項21記載の半導体発光素子の製造方法。

【請求項24】 上記窓層はAlGaInPからなることを特徴とする請求項21記載の半導体発光素子の製造方法。

【請求項25】 上記リンを含む原料は、オスフィンガスまたはターシャリーピチルオスフィンガスであることを特徴とする請求項21記載の半導体発光素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、半導体発光素子の製造方法に関し、特に、共振器端面にバッシャーション膜または窓層を形成するようにした半導体発光素子の製造に適用して好適なものである。

【0002】

【従来の技術】半導体レーザにおいては、素子寿命や信頼性を低下させる要因の一つとして、共振器端面の劣化の問題が知られている。この端面劣化には、共振器端面において酸化が進行する浸透的な劣化と、半導体レーザを高光出力密度で動作させたときに共振器端面が瞬時に破壊される急激な劣化、いわゆる光学損傷 (COD, Catastrophic Optical Damage) がある。

【0003】この対策として、従来より、半導体レーザにおいては、共振器端面にAl_xO_y膜のようなバッシ

ーション膜が設けられ、共振器端面における酸化の進行を抑える工夫がなされている。また、例えば、高出力型の半導体レーザにおいては、CODレベルを向上させるために、通常、共振器端面に、この共振器端面から出射される光を吸収しない、言い換れば、活性層よりもバンドギャップの大きい半導体からなる窓層が設けられ、共振器端面における光密度を低減する工夫がなされている。

【0004】

【発明が解決しようとする課題】しかしながら、上述のように共振器端面にバッシャーション膜や窓層を設けて端面劣化を抑えるようとしても、共振器端面を形成するプロセスからバッシャーション膜または窓層を形成するプロセスまでの間に、共振器端面に酸化膜ができていると、この酸化膜によって共振器端面に表面準位が形成され、バッシャーション膜や窓層を設けることによって期待される効果、例えばCODレベルの向上効果などを十分に得ることはできない。このため、従来技術によって、バッシャーション効果や窓効果を最大限に引き出すためには、例えば、共振器端面の形成からバッシャーション膜または窓層の形成までを、酸素を除去したプロセス条件および環境で一貫して行わなければならず、高価な設備と高度な管理とが必要であり、半導体レーザの製造コストが上昇するという問題があった。

【0005】そこで、そのような高価な設備と高度な管理とを伴う一貫プロセスを用いることなく、低コストで信頼性の高い半導体レーザを製造することができる手法として、硫黄 (S) を含む溶液を用いて共振器端面をウエット処理することにより、共振器端面から酸化膜を除去すると共に、S原子またはS分子の表面トラップによって表面酸化を抑制するようにした技術 (例えば、特許第2680971号) が提案されている。

【0006】しかしながら、例えばAlGaAs系半導体レーザやAlGaInP系半導体レーザのようなI II - V族化合物半導体を用いた半導体レーザにおいて、硫黄は、レーザ構造を形成する半導体層に取り込まれたときにn型不純物となる物質である。したがって、共振器端面に硫黄が残存した状態で熱処理などが施され、この硫黄がレーザ構造を形成する半導体層内で活性化した場合、共振器端面でのリーク電流の発生原因になる。また、共振器端面に硫黄が残存する状態で窓層などを成長させると、その成長時の熱によって硫黄が昇華し、成長装置内にn型不純物である硫黄が飛散し、系の汚染を引き起こすという問題がある。また、この場合、窓層が昇華した硫黄を取り込みながら成長することによって、所定外のn型半導体層が共振器端面の近傍に形成されてしまい、これによってもリーク電流が発生する。

【0007】さらに、ウエット処理に用いられる硫黄を含む溶液は、それ自体がエッチング効果を有するものである。一方、半導体レーザにおいては、通常、組成の異

なる複数の半導体層を積層することによってレーザ構造が形成されている。したがって、組成の異なる各半導体層間では、硫黄を含む溶液によるエッチングレートも異なってくるために、この硫黄を含む溶液を用いて共振器端面をウェット処理した場合、共振器端面に段差が形成される。このように共振器端面に段差が形成されると、共振器端面において光の損失が生じるために、やはりレーザ特性が悪化する。

【0008】したがって、この発明の目的は、共振器端面の表面単位を低減することができ、光学損傷レベル、信頼性および特性の向上を図ることができる半導体発光素子の製造方法を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するため、この発明の第1の発明による半導体発光素子の製造方法は、基板上に発光素子構造を形成する半導体層を成長させる工程と、発光素子構造を形成する半導体層に共振器端面を形成する工程と、共振器端面をリンを含む雰囲気中で熱処理する工程と、共振器端面にパッシベーション膜または共振器端面から出射される光を吸収しない半導体からなる窓層を形成する工程とを有することを特徴とするものである。

【0010】この発明の第2の発明による半導体発光素子の製造方法は、基板上に発光素子構造を形成する半導体層を成長させる工程と、発光素子構造を形成する半導体層に共振器端面を形成する工程と、共振器端面をリンを含む雰囲気中でプラズマ処理する工程と、共振器端面にパッシベーション膜または共振器端面から出射される光を吸収しない半導体からなる窓層を形成する工程とを有することを特徴とするものである。

【0011】この発明の第3の発明による半導体発光素子の製造方法は、基板上に発光素子構造を形成する半導体層を成長させる工程と、発光素子構造を形成する半導体層に共振器端面を形成する工程と、共振器端面に構成元素にリンを含む材料からなるパッシベーション膜または構成元素にリンを含みかつ共振器端面から出射される光を吸収しない半導体からなる窓層を形成し、この際、パッシベーション膜または窓層の形成に用いられる原料のうちリンを含む原料をパッシベーション膜または窓層形成用の処理室内に所定時間導入した後、パッシベーション膜または窓層の形成に用いられる全ての原料を処理室内に導入してパッシベーション膜または窓層の実質的な形成を行う工程とを有することを特徴とするものである。

【0012】この発明において、発光素子構造を形成する半導体層は、少なくとも、基板上の第1導電型の第1のクラッド層と、この上の活性層と、この上の第2導電型の第2のクラッド層とからなる。これらの発光素子構造を形成する半導体層は、典型的には有機金属化学気相成長法または分子線エピタキシー法により成長させる。

これらの発光素子構造を形成する半導体層の材料としては、典型的にはIII-V族化合物半導体が用いられるが、場合によっては窒化物系III-V族化合物半導体を用いてもよい。ここで、III-V族化合物半導体は、Ga、Al、InおよびBからなる群より選ばれた少なくとも一種類のIII族元素と、AsおよびPからなる群より選ばれた少なくとも一種類のV族元素とからなる。また、窒化物系III-V族化合物半導体は、Ga、Al、InおよびBからなる群より選ばれた少なくとも一種類のIII族元素と、少なくともNを含み、場合によってはさらにAsまたはPを含むV族元素とからなる。すなわち、この発明は、例えば、光ディスク装置の光源などに用いられるAlGaAs系半導体発光素子や赤色発光可能なAlGaInP半導体発光素子の製造は勿論、長波長帶のGaInAs系半導体発光素子やInP系半導体発光素子、さらには、青色発光可能なGaN系半導体発光素子の製造にも適用可能である。

【0013】この発明において、パッシベーション膜の材料としては、例えばAl₂O₃、SiO₂、Si₃N₄などが用いられる。このパッシベーション膜は、例えば、蒸着法、化学気相成長法またはアラズマ化学気相成長法により形成される。また、この発明において、窓層の材料としては、好適には例えばIII-V族化合物半導体または窒化物系III-V族化合物半導体が用いられる。この窓層は、例えば、有機金属化学気相成長法または分子線エピタキシー法により形成される。

【0014】この発明の第1の発明において、共振器端面をリンを含む雰囲気中で熱処理する工程は、好適には発光素子構造を形成する半導体層の成長温度より低い温度で行われる。

【0015】この発明の第1の発明において、共振器端面をリンを含む雰囲気中で熱処理する工程と、共振器端面にパッシベーション膜または窓層を形成する工程とは、別々の処理室で行ってもよいし、同一の処理室で行ってもよい。共振器端面をリンを含む雰囲気中で熱処理する工程と、共振器端面にパッシベーション膜または窓層を形成する工程とを同一の処理室で行う場合、これらの工程は、例えば、パッシベーション膜または窓層形成用の処理室で連続して行うことができる。

【0016】この発明の第1の発明においては、共振器端面をリンを含む雰囲気中で熱処理した後、共振器端面にパッシベーション膜または窓層を形成する前に、共振器端面に付着したリンを除去してもよい。共振器端面に付着したリンの除去は、例えば、基板を加熱してリンを昇華することにより行うことが可能である。この場合、共振器端面に付着したリンは、発光素子構造を形成する半導体層の成長温度より低い温度で除去することが好ましい。また、共振器端面に付着したリンを除去した後、共振器端面にパッシベーション膜または窓層を形成するまでの間に、共振器端面が再度酸化されることを防

止する観点から、共振器端面をリンを含む雰囲気中で熱処理する工程、共振器端面に付着したリンを除去する工程、共振器端面にパッシベーション膜または窓層を形成する工程のうち、少なくとも共振器端面に付着したリンを除去する工程と、共振器端面にパッシベーション膜または窓層を形成する工程とは、同一の処理室で行なうことが好ましい。共振器端面に付着したリンを除去する工程と、共振器端面にパッシベーション膜または窓層を形成する工程とを同一の処理室で行なう場合、これらの工程は、例えば、パッシベーション膜または窓層形成用の処理室で連続して行なうことができる。

【0017】この発明の第2の発明において、共振器端面をリンを含む雰囲気中でプラズマ処理する工程は、好適には発光素子構造を形成する半導体層の成長温度より低い温度で行なう。

【0018】この発明の第2の発明において、共振器端面をリンを含む雰囲気中でプラズマ処理する工程と、共振器端面にパッシベーション膜または窓層を形成する工程とは、別々の処理室で行なうてもよいし、同一の処理室で行なうてもよい。共振器端面をリンを含む雰囲気中でプラズマ処理する工程と、共振器端面にパッシベーション膜または窓層を形成する工程とを同一の処理室で行なう場合、これらの工程は、例えば、パッシベーション膜または窓層形成用の処理室で連続して行なうことができる。

【0019】この発明の第2の発明においては、共振器端面をリンを含む雰囲気中でプラズマ処理した後、共振器端面にパッシベーション膜または窓層を形成する前に、共振器端面に付着したリンを除去してもよい。共振器端面に付着したリンの除去は、例えば、基板を加熱してリンを昇華させることにより行なうことが可能である。この場合、共振器端面に付着したリンは、発光素子構造を形成する半導体層の成長温度より低い温度で除去することが好ましい。また、共振器端面に付着したリンを除去した後、共振器端面にパッシベーション膜または窓層を形成するまでの間に、共振器端面が再度酸化されることを防止する観点から、共振器端面をリンを含む雰囲気中でプラズマ処理する工程、共振器端面に付着したリンを除去する工程、共振器端面にパッシベーション膜または窓層を形成する工程のうち、少なくとも共振器端面に付着したリンを除去する工程と、共振器端面にパッシベーション膜または窓層を形成する工程とは、同一の処理室で行なうことが好ましい。共振器端面に付着したリンを除去する工程と、共振器端面にパッシベーション膜または窓層を形成する工程とを同一の処理室で行なう場合、これらの工程は、例えば、パッシベーション膜または窓層形成用の処理室で連続して行なうことができる。

【0020】この発明の第1の発明および第2の発明において、リンを含む雰囲気は、例えば、fosfinガス、ターシャリーブチルfosfinガスまたはこれらを含む混合ガスにより構成される。また、この発明の第

3の発明において、リンを含む原料は、例えば、fosfinガスまたはターシャリーブチルfosfinガスである。

【0021】上述のように構成されたこの発明の第1の発明によれば、発光素子構造を形成する半導体層に共振器端面を形成した後、共振器端面をリンを含む雰囲気中で熱処理することにより、共振器端面に形成された酸化膜が除去されるので、共振器端面の表面準位を低減することができる。また、酸化膜が除去された後の共振器端面にはリンが付着し、これによって共振器端面がリンによって非活性化され、酸化されにくい状態となるため、共振器端面にパッシベーション膜または窓層を形成するまでの間に、共振器端面が再度酸化されることを防止することができる。

【0022】上述のように構成されたこの発明の第2の発明によれば、発光素子構造を形成する半導体層に共振器端面を形成した後、共振器端面をリンを含む雰囲気中でプラズマ処理することにより、共振器端面に形成された酸化膜が除去されるので、共振器端面の表面準位を低減することができる。また、酸化膜が除去された後の共振器端面にはリンが付着し、これによって共振器端面がリンによって非活性化され、酸化されにくい状態となるため、共振器端面にパッシベーション膜または窓層を形成するまでの間に、共振器端面が再度酸化されることを防止することができる。

【0023】上述のように構成されたこの発明の第3の発明によれば、共振器端面に構成元素にリンを含む材料からなるパッシベーション膜または構成元素にリンを含みかつ共振器端面から出射される光を吸収しない半導体からなる窓層を形成する際に、パッシベーション膜または窓層の実質的な形成に先立って、パッシベーション膜または窓層の形成に用いられる原料のうちリンを含む原料をパッシベーション膜または窓層形成用の処理室内に所定時間導入することにより、共振器端面に形成された酸化膜が除去されるので、共振器端面の表面準位を低減することができる。また、共振器端面からの酸化膜の除去と、パッシベーション膜または窓層の形成とを同一の処理室で連続して行なうようにして行なうことにより、酸化膜が除去された後の共振器端面が再度酸化されることを防止することができる。

【0024】

【発明の実施の形態】以下、この発明の実施形態について図面を参照しながら説明する。なお、実施形態の全図において、同一または対応する部分には同一の符号を付す。

【0025】まず、この発明の第1の実施形態について説明する。ここでは、この発明による半導体発光素子の製造方法を、共振器端面に窓構造を有するAlGaAs系半導体レーザの製造に適用した場合について説明する。このAlGaAs系半導体レーザは、DH (Double

Heterostructure) 構造を有する。図1～図4は、この第1の実施形態による半導体レーザの製造方法を説明するための断面図であり、図1は、半導体レーザの共振器長方向と垂直な断面、図2～図4は、半導体レーザの共振器長方向と平行な断面を示す。

【0026】この第1の実施形態による半導体レーザの製造方法においては、まず、図1Aに示すように、例えば、有機金属化学気相成長(MOCVD)法により、n型GaAs基板1上に、n型Al_xGa_{1-x}Asクラッド層2、アンドープのAl_xGa_{1-x}As活性層3、p型Al_xGa_{1-x}Asクラッド層4およびp型GaAsキャップ層5を順次成長させる。ここで、n型Al_xGa_{1-x}Asクラッド層2およびp型Al_xGa_{1-x}Asクラッド層4におけるAl組成比x1と、Al_xGa_{1-x}As活性層3におけるAl組成比x2とは、0≤x2<x1≤1の関係を満たしている。これらのx1およびx2の一例を挙げると、x1=0.5、x2=0.1である。また、n型Al_xGa_{1-x}Asクラッド層2には、n型不純物として例えばSiまたはSeが導入され、p型Al_xGa_{1-x}Asクラッド層4およびp型GaAsキャップ層5には、p型不純物として例えばZnまたはMgが導入される。

【0027】次に、図1Bに示すように、p型GaAsキャップ層5の全面に例えばSiO₂膜やSiN膜を形成した後、これをエッチングによりバーニングして所定幅のストライプ状のマスク(図示せず)を形成する。次に、このマスクを用いて、ウェットエッチング法によりp型Al_xGa_{1-x}Asクラッド層4の厚さ方向の途中の深さまでエッチングし、p型Al_xGa_{1-x}Asクラッド層4の上層部、p型GaAsキャップ層5を一方に向延びる所定幅のリッジストライプ形状にバーニングする。

【0028】次に、図1Cに示すように、上述のエッチング用いたものと同一のマスクを成長マスクとして用いて、例えばMOCVD法により、リッジストライプ部の両側の部分を埋め込むようにn型GaAs電流狭窄層6を成長させる。このn型GaAs電流狭窄層6には、n型不純物として例えばSiまたはSeが導入される。この後、上述のマスクをエッチング除去する。

【0029】次に、図2Aに示すように、p型GaAsキャップ層5およびn型GaAs電流狭窄層6(図2Aにおいては図示せず)の全面に、例えばSiO₂膜やSiN膜を形成した後、これをエッチングによりバーニングして所定形状のマスク7を形成する。このマスク7は、共振器端面を形成する部分に開口を有する。

【0030】次に、図2Bに示すように、マスク7をエッチングマスクとして用いて、例えば反応性イオンエッチング(RIE)法により、n型GaAs電流狭窄層6、p型GaAsキャップ層5、p型Al_xGa_{1-x}Asクラッド層4、Al_xGa_{1-x}As活性層3およびn

型Al_xGa_{1-x}Asクラッド層2を、n型GaAs基板1の表面が露出するまでエッチングする。このとき、n型GaAs基板1が例えば0.5μm程度エッチングされるようにしてよい。これにより、レーザ構造を形成する半導体層が所定の共振器の形状にバーニングされると共に、この共振器の両端に、エッチング端面からなる共振器端面8が形成される。このRIEのエッチングガスとしては、例えば塩素系ガスまたは臭素系ガスを用いる。

【0031】ここで、これらの共振器端面8を形成する際のエッチングは、一般にMOCVD法やMBE法による結晶成長に比べて低真空条件で行われるため、雰囲気中に残存する酸素などによって、形成された共振器端面8が酸化される。また、共振器端面8の形成後、基板が大気中に取り出されることによっても、共振器端面8は酸化される。符号9は、このようにして共振器端面8に形成された酸化膜(自然酸化膜)を示す。この酸化膜9の厚さは、例えば数原子層～数十原子層程度である。なお、実際には、この酸化膜はエッチング底面にも形成されるが、図2Bにおいては、共振器端面8に形成された酸化膜9のみを示す。

【0032】次に、上述のように共振器端面8の形成まで行った状態のn型GaAs基板1を、例えば、熱処理装置に搬入する。そして、図3Aに示すように、マスク7を用いて、共振器端面8を、例えばフォスフィン(PH₃)ガス、ターシャリーピチルフォスフィン(TBP)ガスまたはこれらを含む混合ガスのようなリンを含む雰囲気中で熱処理する。この熱処理は、例えば、p型Al_xGa_{1-x}Asクラッド層4やn型Al_xGa_{1-x}Asクラッド層2に導入された不純物が、Al_xGa_{1-x}As活性層3に拡散することを防止するために、例えば、レーザ構造を形成する半導体層の成長温度(例えば800°C前後の温度)より低い温度で行うことが好ましい。この熱処理条件の一例を挙げると、アロセスガスとしてPH₃ガスを用い、圧力を100 Torr、基板温度を650°Cとする。この条件での熱処理に要する時間は、例えば、共振器端面8に数原子層～数十原子層程度の酸化膜9が形成されている場合で、約20～30分である。これにより、共振器端面8から酸化膜9が除去されると共に、酸化膜9が除去された後の共振器端面8にリンが付着し、共振器端面8がリンによって非活性化された状態となる。この場合、リンは、レーザ構造を形成する半導体層と弱い化学的な結合力によって共振器端面8に吸着していると考えられる。符号10は、この共振器端面8に吸着したリンの層(リン吸着層)を示す。このリン吸着層10の厚さは例えば数原子層～数十原子層程度である。このリン吸着層10は、共振器端面8の酸化を防止する保護膜として作用する。なお、実際には、この熱処理によって、エッチング底面に形成された酸化膜も除去され、このエッチング底面にもリン吸着層

が形成されるが、図3Aにおいては、共振器端面8に形成されたリン吸着層10のみを示す。また、この場合、共振器端面8に吸着したリンの一部がレーザ構造を形成する半導体層と強く結合することにより、あるいは、共振器端面8の内部に拡散することにより、共振器端面8の一部がリン化層である $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}_x\text{P}_{1-y}$ 層または $\text{GaAs}_x\text{P}_{1-y}$ 層に置き代わっていい。【0033】次に、上述のように共振器端面8から酸化膜9が除去され、共振器端面8にリン吸着層10が形成された状態のn型GaAs基板1を、例えばマスク7をそのまま残した状態で、例えばMOCVD装置に搬入する。そして、図3Bに示すように、n型GaAs基板1を加熱して共振器端面8に付着したリンを昇華させることによりリン吸着層10を除去する。ここで、この工程は、例えば、p型 $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ クラッド層4やn型 $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ クラッド層2に導入された不純物が、 $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 活性層3に拡散することを防止するために、例えば、レーザ構造を形成する半導体層の成長温度（例えば800°C前後の温度）より低い温度で行なうことが好ましい。この場合、具体的には、リン吸着層10を除去する際には基板温度を400~500°Cとする。なお、このとき基板温度は、共振器端面8の表面に形成された $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}_x\text{P}_{1-y}$ 層や $\text{GaAs}_x\text{P}_{1-y}$ 層のようなリン化層からリンを脱離させるために必要な温度であり、単に共振器端面8に吸着したリンを除去するのであれば、基板温度は数十度、例えば50°C程度で十分である。

【0034】次に、連続して、マスク7を成長マスクとして、MOCVD法により、所定の成長温度で、共振器端面8を含む全面に窓層となる $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 膜11を成長させる。この $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 膜11としては、共振器端面8から出射されるレーザ光を吸収しないように、 $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 活性層3よりバンドギャップが大きいものが用いられる。すなわち、 $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 膜11におけるA1組成比x3は、 $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 活性層3におけるA1組成比x2との間に、 $0 \leq x_2 < x_3 \leq 1$ の関係を満たし、一例を挙げると $x_3 = 0.2$ である。この $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 膜11の厚さは、例えば300nmである。なお、実際には、 $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 膜11はエッティング底面にも形成されるが、図3Bにおいては、共振器端面8に形成された $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 膜11のみを示す。また、この $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 膜11の成長に先立って行われるリン吸着層10の除去工程は、基板温度を $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 膜11の成長温度に設定する際の昇温過程の一部として行なうよい。

【0035】次に、図4に示すように、マスク7をエッティング除去した後、例えば真空蒸着法およびリフトオフ法により、p型GaAsキャップ層5およびn型GaAs電流狭窄層6（図4においては図示せず）の上に、T

i/Pt/Au電極のようなp側電極12を形成すると共に、例えば真空蒸着法により、n型GaAs基板1の裏面にAuGe/Ni/Au電極のようなn側電極13を形成する。

【0036】その後、上述のようにレーザ構造が形成されたn型GaAs基板1をバー状に加工すると共に、このバーをチップ化することにより、目的とするAlGaAs系半導体レーザを完成させる。

【0037】以上、この第1の実施形態によれば、レーザ構造を形成する半導体層に共振器端面8を形成した後、共振器端面8をリンを含む雰囲気中で熱処理することにより、共振器端面8に形成された酸化膜9が除去されるので、共振器端面8の表面準位を低減することができる。また、酸化膜9が除去された後の共振器端面8は、リンによって非活性化され酸化されにくい状態となるため、共振器端面8に窓層を形成するまでの間に、共振器端面8が再度酸化されることを防止することができる。これにより、酸化膜による表面準位による影響をほとんど受けることの無い良好な窓層を形成することができるので、窓効果を最大限に引き出すことができ、したがって、半導体レーザの光学損傷レベル、信頼性および動作特性の向上を図ることができる。

【0038】また、この第1の実施形態においては、窓層となる $\text{Al}_{1-x}\text{Ga}_{1-x}\text{As}$ 膜11を成長させる前に、MOCVD装置内でリンを昇華させて共振器端面8からリン吸着層10を除去するようにしているが、この場合、リンはV族元素であり、レーザ構造や窓層を形成するIII-V族化合物半導体のドーパント不純物ではないため、系の汚染を考える必要がなくなるという利点がある。

【0039】また、この第1の実施形態においては、酸化膜9が除去された後の共振器端面8がリンによって非活性化され、大気中でも酸化されにくいという利点があるため、この第1の実施形態は、共振器端面8から酸化膜9を除去した後、ただちに窓層を形成しない場合に適している。

【0040】また、この第1の実施形態においては、レーザ構造を形成する半導体層に共振器端面を形成する工程から、共振器端面に窓層を形成する工程までを、エッティング装置、熱処理装置およびMOCVD装置が真空搬送路により結合されたマルチチャンバー装置を用いた一貫プロセスにより行なうようにしてもよい。この場合、上述のように、共振器端面をリンを含む雰囲気中で熱処理することによって共振器端面から酸化膜が除去されると共に、酸化膜が除去された後の共振器端面はリンによって非活性化され酸化されにくい状態となるため、従来のように、残留酸素を徹底して排除した高度な真空環境を維持する必要がなく、製造コストを低減することができると共に、管理が容易になるという利点がある。

【0041】次に、この発明の第2の実施形態について

説明する。上述の第1の実施形態においては、共振器端面8をリンを含む雰囲気中で熱処理する工程、この処理によって共振器端面8に付着したリンを除去する工程および共振器端面8に窓層となるAl_xGa_{1-x}As膜11を形成する工程を別々の処理室で行うようにしているが、この第2の実施形態においては、上述の一連の工程を同一の処理室で連続して行う。

【0042】すなわち、この第2の実施形態による半導体レーザの製造方法においては、第1の実施形態による半導体レーザの製造方法と同様な工程に従って、レーザ構造を形成する半導体層に共振器端面8を形成する工程まで行った後、図2Bに示す状態のn型GaAs基板1を、例えばMOCVD装置に搬入する。そして、このMOCVD装置内に例えばPH₃ガスを導入し、例えば第1の実施形態におけると同様な条件で共振器端面8を熱処理する。これにより、共振器端面8に形成された酸化膜9が除去されると共に、酸化膜9が除去された後の共振器端面8にリン吸着層10が形成される（図3A参照）。次に、これに連続して、例えば第1の実施形態におけると同様に、n型GaAs基板1を加熱してリンを昇華させることによって共振器端面8に形成されたリン吸着層10を除去した後、MOCVD法により、共振器端面8に窓層となるAl_xGa_{1-x}As膜11を成長させる（図3B参照）。

【0043】この後、第1の実施形態による半導体レーザの製造方法と同様に工程を進めて、目的とするAlGaAs系半導体レーザを完成させる。

【0044】この第2の実施形態によれば、第1の実施形態と同様な利点を得ることができる他、共振器端面8をリンを含む雰囲気中で熱処理する工程（共振器端面8から酸化膜9を除去する工程）、この熱処理によって共振器端面8に付着したリンを除去する工程および共振器端面8に窓層となるAl_xGa_{1-x}As膜11を形成する工程を同一の処理室で連続して行うようにしていることにより、酸化膜9が除去された後の共振器端面8の再酸化がより効果的に抑制されると共に、第1の実施形態に比べて製造プロセスを簡略化することができるという利点がある。また、共振器端面8をリンを含む雰囲気中で熱処理する工程から共振器端面8に窓層となるAl_xGa_{1-x}As膜11を形成する工程までの一連の工程は、MOCVD装置を用いて行うことができるため、この半導体レーザの製造に使用される製造装置の増加を抑えることができる。

【0045】次に、この発明の第3の実施形態について説明する。上述の第1および第2の実施形態においては、共振器端面をリンを含む雰囲気中で熱処理することにより、共振器端面から酸化膜を除去するようにしているが、この第3の実施形態においては、共振器端面をリンを含む雰囲気中でプラズマ処理することにより、共振器端面から酸化膜を除去する。

【0046】すなわち、この第3の実施形態による半導体レーザの製造方法においては、第1の実施形態による半導体レーザの製造方法と同様の工程に従って、レーザ構造を形成する半導体層に共振器端面8を形成する工程まで行った後、図2Bに示す状態のn型GaAs基板1を例えばプラズマ処理装置に搬入する。そして、マスク7を用いて共振器端面8をリンを含む雰囲気中でプラズマ処理する。このプラズマ処理は、p型Al_xGa_{1-x}Asクラッド層4やn型Al_xGa_{1-x}Asクラッド層2に導入された不純物が、Al_xGa_{1-x}As活性層3に拡散することを防止するために、レーザ構造を形成する半導体層の成長温度（例えば800°C前後の温度）より低い温度で行なうことが好ましい。このプラズマ処理条件の一例を挙げると、プロセスガスとしてフォスフィン（PH₃）を用い、圧力を100 Torr、基板温度を200°Cとする。これにより、第1の実施形態の図3Aに示すと同様に、共振器端面8から酸化膜9が除去されると共に、酸化膜9が除去された後の共振器端面8にリン吸着層10が形成され、共振器端面8がリンによって非活性化された状態となる。

【0047】次に、図3Aに示す状態のn型GaAs基板1を、例えばMOCVD装置に搬入する。そして、例えば第1の実施形態におけると同様に、n型GaAs基板1を加熱してリンを昇華させることによって共振器端面8に形成されたリン吸着層10を除去した後、MOCVD法により共振器端面8に窓層となるAl_xGa_{1-x}As膜11を成長させる（図3B参照）。

【0048】この後、第1の実施形態による半導体レーザの製造方法と同様に工程を進めて、目的とするAlGaAs系半導体レーザを完成させる。

【0049】この第3の実施形態によれば、第1の実施形態と同様な利点を得ることができる他、共振器端面8をリンを含む雰囲気中でプラズマ処理することにより酸化膜9を除去するようしていることにより、共振器端面8からの酸化膜9の除去を、第1の実施形態に比べて低い温度で行なうことができるという利点がある。

【0050】次に、この発明の第4の実施形態について説明する。この第4の実施形態においては、共振器端面に、構成元素にリンを含みかつ共振器端面から出射される光を吸収しない（Al_xGa_{1-x}As活性層3よりバンドギャップの大きい）半導体からなる窓層を形成する。図5は、この第4の実施形態による半導体レーザの製造方法を説明するための断面図であり、半導体レーザの共振器長方向と平行な断面を示す。

【0051】すなわち、この第4の実施形態による半導体レーザの製造方法においては、第1の実施形態による半導体レーザの製造方法と同様な工程に従って、レーザ構造を形成する半導体層に共振器端面8を形成する工程まで行った後、図2Bに示す状態のn型GaAs基板1を例えばMOCVD装置に搬入し、マスク7を成長マス

クとして、MOCVD法により所定の成長温度で、共振器端面8を含む全面に窓層としてAlGaInP膜14を成長させる。この際、まず、図5Aに示すように、AlGaInPの成長用に用いられる原料、例えばトリメチルアルミニウム(TMA)、トリメチルガリウム(TM-G)、トリメチルインジウム(TMI)およびフオスフィン(PH₃)のうち、リンを含む原料、すなわちPH₃をMOCVD装置の反応室内に所定時間導入し、共振器端面8から酸化膜9を除去する。この処理に要する時間は、共振器端面8に数原子層～数十原子層程度の酸化膜9が形成されている場合で約20～30分である。リンを含む原料としては、PH₃にかえてTBPを用いてよい。なお、酸化膜9が除去された後の共振器端面8にはリン吸着層が形成されるが、図5Aにおいては、どのリン吸着層が図示省略されている。

【0052】次に、連続して、AlGaInPの成長に用いられる全ての原料、すなわちTMA、TMG、TMIおよびPH₃を反応室内に導入し、図5Bに示すように、窓層となるAlGaInP膜14の実質的な成長を行う。このAlGaInP膜14の厚さは、例えば300nmである。なお、この場合、AlGaInP膜14は、リン吸着層が残存する状態で共振器端面8上に形成されることになるが、このAlGaInP膜14は構成元素にPを含んでいるため、特に問題とはならない。また、窓層となるAlGaInP膜14を成長させるためには、基板温度をAlGaInPの成長温度(例えば600°C)まで昇温させる必要があり、通常、この昇温過程においては、基板温度を20～30分程度で600°Cまで昇温させるようにしている。したがって、AlGaInP膜14の実質的な成長に先立って行われる酸化膜9の除去工程は、この昇温過程の一部として行ってよい。

【0053】この後、第1の実施形態による半導体レーザの製造方法と同様に工程を進めて、目的とするAlGaAs系半導体レーザを完成させる。

【0054】この第4の実施形態によれば、窓層となるAlGaInP膜14の実質的な成長に先立って、AlGaInPの成長用に用いられる原料のうちリンを含む原料を反応室内に所定時間導入することにより、共振器端面8から酸化膜9を除去することができるので、第1の実施形態と同様な利点を得ることができる他、共振器端面8からの酸化膜9の除去および共振器端面8への窓層の形成を、同一の処理室内で連続して行うようにすることにより、第2の実施形態と同様な利点を得ることができる。

【0055】以上この発明の実施形態について具体的に説明したが、この発明は、上述の実施形態に限定されるものではなく、この発明の技術的思想に基づく各種の変形が可能である。例えば、実施形態において挙げた数値、材料、構造、プロセスなどはあくまで例にすぎず、

これに限定されるものではない。具体的には、上述の第1～第4の実施形態においては、窓層を構成する半導体膜およびレーザ構造を構成する半導体層をMOCVD法により成長させるようにしているが、これらは、分子線エピタキシー(MBE)法により成長させるようにしてもよい。

【0056】また、上述の第1～第4の実施形態においては、共振器端面8の形成する際のエッチングマスクとして用いたマスク7を、共振器端面8を熱処理またはプラズマ処理する際のマスクおよび共振器端面8に窓層を形成する際の成長マスクとして兼用しているが、共振器端面8を熱処理またはプラズマ処理する際および共振器端面8に窓層を形成する際に、その都度、専用のマスクを形成するようにしてもよい。

【0057】また、上述の第1～第3の実施形態においては、共振器端面8に形成されたリン吸着層10を除去した後、共振器端面8に窓層を形成するようにしているが、これは、共振器端面8にリン吸着層10が残存する状態で窓層を形成するようにしてもよい。

【0058】また、上述の第1～第4の実施形態においては、共振器端面8に窓層を形成するようにしているが、共振器端面8には、窓層に代えてバッシベーション膜を形成するようにしてもよい。このバッシベーション膜の形成には、例えば、蒸着法、CVD法またはプラズマCVD法などを用いることができる。なお、バッシベーション膜をプラズマCVD法により形成する場合は、共振器端面8をリンを含む雰囲気中でプラズマ処理することによって共振器端面8から酸化膜9を除去する工程と、このプラズマ処理によって酸化膜9が除去された後の共振器端面8に形成されたリン吸着層10を除去する工程および共振器端面8にバッシベーション膜を形成する工程とを、同一の処理室で連続して行うことができるという利点を得ることができる。

【0059】また、上述の第1～第4の実施形態においては、この発明を、レーザ構造を構成する半導体層をエッチングすることにより共振器端面8を形成するようにした、いわゆるエッチット・ミラー・レーザの製造に適用した場合について説明したが、この発明は、レーザ構造を構成する半導体層を基板と共に劈開することにより共振器端面を形成するようにした、いわゆる劈開レーザに適用することも可能である。

【0060】また、上述の第1～第4の実施形態においては、この発明をDH構造のAlGaAs系半導体レーザの製造に適用した場合について説明したが、この発明は、SCH構造のAlGaAs系半導体レーザの製造に適用することも可能である。また、この発明は、AlGaAs系発光ダイオードの製造は勿論、II-V族化合物半導体を用いた半導体発光素子全般の製造に適用することが可能であり、具体的には、AlGaInP系半導体発光素子、GaInAs系半導体発光素子、InP

系半導体発光素子、場合によっては、GaN系半導体発光素子の製造に適用することが可能である。

【0061】また、上述の第1～第4の実施形態においては、この発明による酸化膜の除去方法を、共振器端面からの酸化膜除去に適用しているが、この発明による酸化膜の除去方法は、基板上に膜を形成する前の成膜前処理として、半導体発光素子の製造工程の他の箇所にも適用可能である。具体的には、この発明による酸化膜の除去方法は、例えば、図1Cに示すように2回目のエピタキシャル成長によって電流狭窄層を成長させる前の前処理や、図4に示すようにコンタクト電極を形成する際に、表面酸化物による表面準位によりコンタクト抵抗の上昇が見られる場合の前処理、さらには、MOCVD法やMBE法などで結晶成長を行う際に、低温での結晶成長が必要で、熱アニーリングなどで基板表面の酸化膜除去ができない場合の前処理にも適用することが可能である。なお、上述と同様な成膜前処理は、半導体発光素子の製造以外に、半導体装置全般の製造に適用可能であることは言うまでもない。

【0062】

【発明の効果】以上説明したように、この発明によれば、共振器端面へのパッシベーション膜または窓層の形成に先立って、共振器端面に形成された酸化膜が除去されるので、共振器端面の表面準位を低減することができると共に、酸化膜が除去された後の共振器端面がリンによって非活性化され、酸化されにくい状態となるため、共振器端面にパッシベーション膜または窓層を形成す

るまでの間に、共振器端面が再度酸化されることを防止することができる。これにより、酸化膜による表面準位による影響をほとんど受けることの無い良好なパッシベーション膜または窓層を形成することができるので、パッシベーション効果または窓効果を最大限に引き出すことができ、したがって、半導体発光素子の光学損傷レベル、信頼性および動作特性の向上を図ることができる。

【図面の簡単な説明】

【図1】この発明の第1の実施形態による半導体レーザの製造方法を説明するための断面図である。

【図2】この発明の第1の実施形態による半導体レーザの製造方法を説明するための断面図である。

【図3】この発明の第1の実施形態による半導体レーザの製造方法を説明するための断面図である。

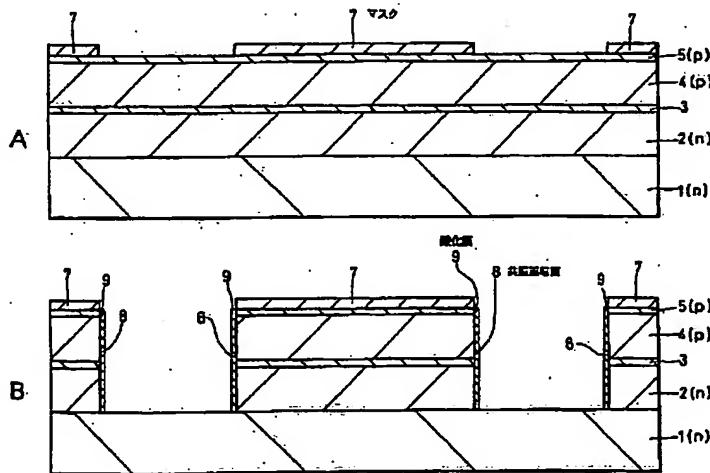
【図4】この発明の第1の実施形態による半導体レーザの製造方法を説明するための断面図である。

【図5】この発明の第4の実施形態による半導体レーザの製造方法を説明するための断面図である。

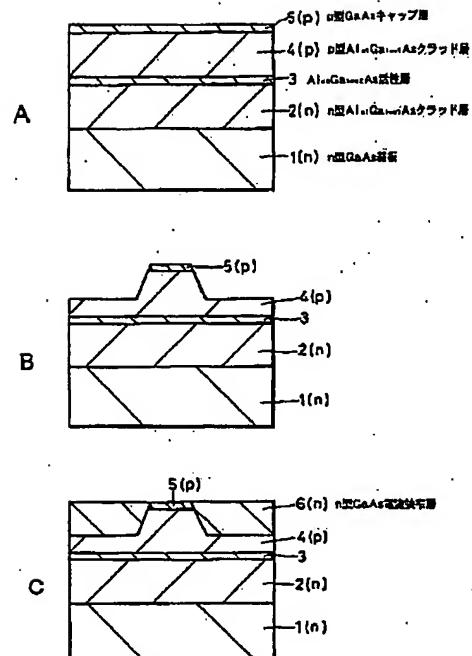
【符号の説明】

1…n型GaAs基板、2…n型Al_{1-x}Asクラッド層、3…Al_{1-x}Ga_xAs活性層、4…p型Al_{1-x}Ga_xAsクラッド層、5…p型GaAsキャップ層、6…n型GaAs電流狭窄層、7…マスク、8…共振器端面、9…酸化膜、10…リング吸着層、11…Al_{1-x}Ga_xAs膜、12…p側電極、13…n側電極、14…AlGaInP膜

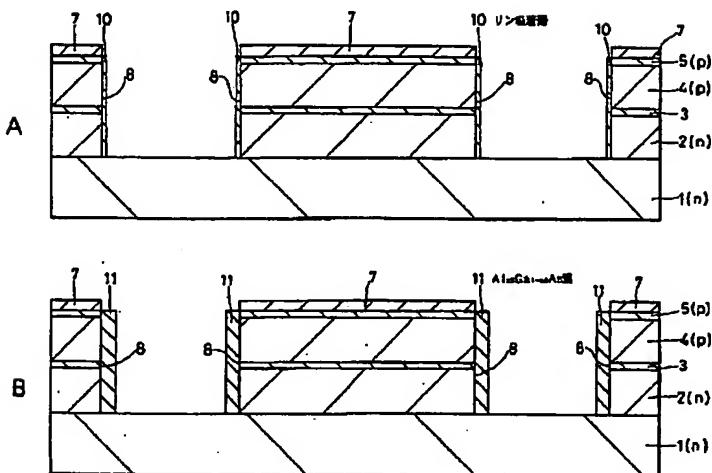
【図2】



【図1】

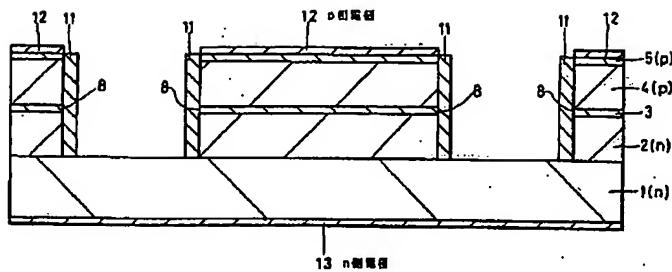


【図3】



(12) 2000-82863 (P2000-8285)

【図4】



【図5】

